

ZnO crystal growth method, ZnO crystal structure, and semiconductor device using ZnO crystal

Patent Number: EP1081256, A3
Publication date: 2001-03-07
Inventor(s): SANO MICHIIHIRO (JP); YAO TAKAFUMI (JP)
Applicant(s): STANLEY ELECTRIC CO LTD (JP); YAO TAKAFUMI (JP)
Requested Patent: JP2001068485
Application Number: EP20000118859 20000831
Priority Number(s): JP19990245220 19990831
IPC Classification: C30B29/16; C30B23/02; H01L33/00
EC Classification: C30B23/02+29/16
Equivalents: JP3424814B2, US6664565
Cited Documents: EP0863555

Abstract

A ZnO crystal growing method having the steps of: growing a low temperature growth ZnO layer on a sapphire substrate at a temperature lower than a single crystal ZnO growth temperature; thermally processing the low temperature growth ZnO layer at a temperature near to a growth temperature of a high temperature growth single crystal ZnO layer higher than the growth temperature of the low temperature growth ZnO layer; and growing a high temperature growth single crystal ZnO layer on the low temperature growth ZnO layer at a temperature higher than the growth temperature of the low temperature growth ZnO layer. ZnO crystal of good quality with a reduced number of crystal defects can be grown on a sapphire substrate.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-68485
(P2001-68485A)

(43) 公開日 平成13年3月16日 (2001.3.16)

(51) Int.Cl. ⁷	識別記号	F I	テームト* (参考)
H 0 1 L 21/363		H 0 1 L 21/363	5 F 0 4 1
33/00		33/00	D 5 F 1 0 3

審査請求 有 請求項の数10 O L (全 9 頁)

(21) 出願番号 特願平11-245220

(22) 出願日 平成11年8月31日 (1999.8.31)

(71) 出願人 000002303
スタンレー電気株式会社
東京都目黒区中目黒2丁目9番13号

(71) 出願人 594020031
八百 隆文
宮城県仙台市青葉区片平二丁目1番1号
東北大学金属材料研究所内

(72) 発明者 佐野 道宏
神奈川県横浜市青葉区荏田西1-3-1
スタンレー電気株式会社技術研究所内

(74) 代理人 100091340
弁理士 高橋 敬四郎 (外1名)

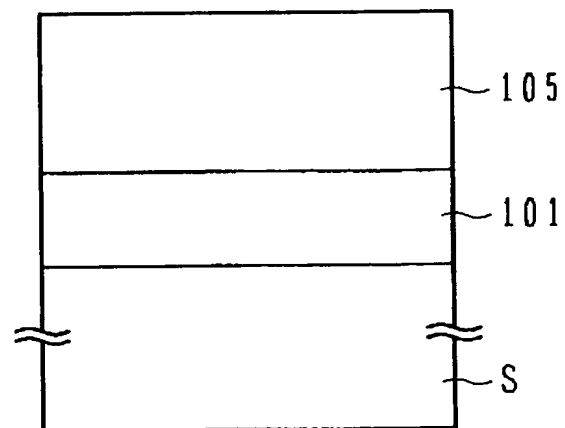
最終頁に続く

(54) 【発明の名称】 ZnO結晶の成長方法、ZnO結晶構造及びそれを用いた半導体装置

(57) 【要約】

【課題】 ZnO結晶、その成長方法及びそれを用いた半導体装置に関し、サファイヤ基板上に成長されるZnO結晶の結晶欠陥を低減し、良質なZnO結晶を成長する結晶成長方法を提供する。

【解決手段】 サファイヤ基板上に、単結晶ZnOの成長温度よりも低い温度で低温成長ZnO層を成長する工程と、前記低温成長ZnOの成長温度よりも高い高温成長単結晶ZnO層の成長温度と同程度の温度で前記低温成長ZnO層を熱処理する工程と、前記低温成長ZnO層上に、前記低温成長単結晶ZnOの成長温度よりも高い温度で高温成長単結晶ZnO層を成長する工程とを含む。



【特許請求の範囲】

【請求項1】 サファイヤ基板上に、単結晶ZnOの成長温度よりも低い温度で低温成長ZnO層を成長する工程と、

前記低温成長ZnOの成長温度よりも高い高温成長単結晶ZnO層の成長温度と同程度の温度で前記低温成長ZnO層を熱処理する工程と、

前記低温成長ZnO層上に、前記低温成長単結晶ZnOの成長温度よりも高い温度で高温成長単結晶ZnO層を成長する工程を含むZnO結晶の成長方法。

【請求項2】 前記低温成長ZnO層を成長する工程は、

200℃から600℃の間の温度でZnO単結晶を成長する工程である請求項1記載のZnO結晶の成長方法。

【請求項3】 前記高温成長単結晶ZnOの成長温度と同程度の温度で前記低温成長ZnOを熱処理する工程は、600℃から800℃までの温度で、2分間から60分間の熱処理を行う工程である請求項1または2に記載のZnO結晶の成長方法。

【請求項4】 前記低温成長ZnO層を成長する工程は、

Znリッチな条件で気相成長する工程である請求項1から3までのいずれかに記載のZnO結晶の成長方法。

【請求項5】 サファイヤ基板と、その上に形成され、表面平坦化処理が施された低温成長ZnO層単結晶層と、

前記低温成長ZnO単結晶層上に形成された高温成長ZnO単結晶層を含むZnO結晶構造。

【請求項6】 前記低温成長ZnO単結晶層は、600℃よりも低い温度でZnOを成長した層であり、

前記高温成長ZnO単結晶層は、前記低温成長ZnO層よりも高くかつ800℃よりも低い温度で成長した層である請求項5に記載のZnO結晶構造。

【請求項7】 前記低温成長ZnO単結晶層の厚さは、10から100nmである請求項5又は6に記載のZnO結晶構造。

【請求項8】 前記高温成長ZnO単結晶層は、Ga又はAlをドーピングしたn型の導電性を有するZnO層である請求項5から7までのいずれかに記載のZnO結晶構造。

【請求項9】 前記高温成長ZnO単結晶層は、Nをドーピングしたp型の導電性を有するZnO層である請求項5から8までのいずれかに記載のZnO結晶構造。

【請求項10】 サファイヤ基板と、その上に形成され、表面平坦化処理が施された低温成長ZnO単結晶層と、

該低温成長ZnO単結晶層上に形成された高温成長ZnO単結晶層とを含み、

前記高温成長ZnO単結晶層は、Ga又はAlをドーピングしたn型の導電性を有するZnO層と、Nをドーピ

ングしたp型の導電性を有するZnO層とのp-n接合を有する半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ZnO結晶、その成長方法及びそれを用いた半導体装置に関するものである。

【0002】

【従来の技術】従来、ZnOは、RS（ラジカルソース）-MBE法を用いてサファイヤ基板上に直接成長させていた。Zn用のソースとしては、Kセル（クヌードセンセル）中のZn用の固体ソースを用いる。O用のソースとしては、気体ソースである酸素ガスを、RF又はECR等を用いて発生させた酸素ラジカルを用いる。

【0003】特に、RFを用いたRF-MBE法は、商業ベース上、最も一般的な高周波（13.56MHz）を用いる。MBEチャンバ内の無電極放電管内に原料ガスであるO₂ガスを導入することによりOラジカルを発生させる。Oラジカルは、MBEチャンバ内に吹き出し、Oラジカルのビームとなる。OラジカルのビームとKセルからのZnのビームをサファイヤ基板上に同時に照射することにより、ZnO薄膜の成長を行う。

【0004】II-VI族半導体のうちの1つであるZnOを用いて、p-n接合を含むLED（Light Emitting Diode）やLD（Laser Diode）等の半導体装置を製造することができる。

【0005】LEDやLD等の半導体装置を構成する半導体結晶材料の結晶性は、半導体素子の電気的な特性、光学的特性及び素子の信頼性（素子寿命）に重大な影響を与える。半導体素子を構成する半導体結晶材料の結晶性が良好なほど、半導体素子の光学的・電気的特性や信頼性が良好になる。

【0006】

【発明が解決しようとする課題】従来のRS（ラジカルソース）-MBE法を用いてサファイヤ基板上に直接成長させたZnO結晶には、次のような問題点があった。すなわち、サファイヤ基板とZnOとの格子定数の差（格子定数のミスマッチが約18%）が大きい。加えて両者の熱膨張係数にも2.6倍という大きな差が存在する。

【0007】成長後のZnO結晶中には多くの結晶欠陥が導入される。

【0008】図8にサファイヤ（0001）基板上に、ZnO（0002）結晶を直接成長させた場合の、ZnO結晶のXRC（X線ロッキングカーブ）法による測定結果を示す。ZnO結晶は、RS-MBE法により成長温度：T_g=650℃、Znの分圧：P_{Zn}=1×10⁻⁷

Torr、酸素の流量：O₂=2 SCCM、RF出力：300Wの条件で成長した。

【0009】XRCの測定結果をみると、Omegaが

17.5度付近にピーク強度を有するほぼ正規分布の曲線が観測された。半値幅(FWHM)は 0.5° (1800 arcsec)と大きな値を示した。図8の測定結果より、上記の条件で成長したZnO結晶は、その結晶性が良くないことが判明した。

【0010】図9に、上記の条件において成長したZnO結晶を、PL(Photo Luminescence)法により測定した結果を示す。横軸は、PLの出射光のエネルギーである。エネルギー3.35eV付近に強度が高く半値幅の常に狭い、鋭いピークが観測された。PLのピークエネルギー値は、ZnOの禁制帯幅(3.3 eV)とほぼ一致する。導電帯と価電子帯との間での電子と正孔との再結合に起因する発光ピークであると解される。

【0011】エネルギーとして1.8eVから2.7eV付近にかけて非常にブロードなピークも観測された。このブロードなピークは、禁制帯内に存在する深い準位間の発光に起因するものと解される。ZnO結晶中に多くの結晶欠陥が存在することを示唆する。

【0012】本発明の目的は、サファイヤ基板上に成長されるZnO結晶の結晶欠陥を低減し、良質なZnO結晶を成長する結晶成長方法を提供することである。

【0013】本発明の他の目的は、サファイヤ基板上に成長されるZnO結晶及びそれを用いた半導体装置を提供することである。

【0014】

【課題を解決するための手段】本発明の一観点によれば、サファイヤ基板上に、単結晶ZnOの成長温度よりも低い温度で低温成長ZnO層を成長する工程と、前記低温成長ZnOの成長温度よりも高い高温成長単結晶ZnO層の成長温度と同程度の温度で前記低温成長ZnO層を熱処理する工程と、前記低温成長ZnO層上に、前記低温成長単結晶ZnOの成長温度よりも高い温度で高温成長単結晶ZnO層を成長する工程とを含むZnO結晶の成長方法が提供される。

【0015】

【発明の実施の形態】以下図面を参照して本発明の実施の形態を説明する。

【0016】尚、本明細書中において定義される「低温成長ZnOの成長温度」とは、例えば 200°C から 600°C 程度の、一般的にZnO単結晶を成長するための結晶成長の温度よりも 100°C から 400°C 程度低い温度である。「高温成長単結晶ZnO層の成長温度」とは、一般的にZnO単結晶を成長する際に適した成長温度であり、上記の「低温成長ZnOの成長温度」よりも高く、かつ、 800°C よりも低い温度であり、例えば 650°C である。

【0017】図1から図3までを参照して、本発明の第一の実施の形態によるII-VI族化合物半導体結晶の成長方法を説明する。

【0018】図1にII-VI族化合物半導体結晶の成長装置の一例として、ラジカルソース分子線エビタクシー(RS-MBE)法を用いた結晶成長装置(以下「RS-MBE装置」という。)を示す。

【0019】RS-MBE装置Aは、結晶成長が行われるチャンバ1と、チャンバ1を超高真空状態に保つ真空ポンプPとを含む。

【0020】チャンバ1は、Znを蒸発させるためのZn用ポート11と、Oラジカルを照射するためのOラジカルポート21と、Nラジカルを照射するためのNラジカルポート31とを含む。

【0021】Zn用ポート11は、Zn(純度7N)原料15を収容するとともに加熱・蒸発させるクヌーセンセル(Knudsen cell: 以下Kセルと呼ぶ。)17とシャッターS₁とを備えている。

【0022】Oラジカルポート21は、無電極放電管内に原料ガスである酸素ガスを導入し、高周波(13.56MHz)を用いて生成したOラジカルを、MBEチャンバ1内に噴出する。Oラジカルのビームに対してオリフィスS₂が設けられている。

【0023】Nラジカルポート31は、無電極放電管内に原料ガスである窒素ガスを導入し、高周波(13.56MHz)を用いて生成したNラジカルを、MBEチャンバ1内に噴出する。Nラジカルのビームに対してシャッターS₃が設けられている。

【0024】ラジカルポート21、31の構造としては、外側シールド管内に設けられている放電管の外側に誘導コイルが巻かれている構造である。

【0025】チャンバ1内には、結晶成長の下地となるサファイヤ基板Sを保持する基板ホルダー3と、基板ホルダー3を加熱するためのヒータ3aとが設けられている。サファイヤ基板Sの温度は熱電対5によって測定可能である。基板ホルダー3の位置は、ベローズを用いたマニピュレータ7によって移動可能である。

【0026】チャンバ1は、成長した結晶層をモニタリングするために設けられた反射電子線回折装置(RHEED装置)のガン41とRHEED装置のスクリーン55とを含む。RHEED装置のガン41とRHEED装置のスクリーン55とを用いて、MBE装置A内での結晶成長の様子(成長量、成長した結晶層の質)をモニタリングしながら成長を行うことができる。

【0027】結晶成長の温度、結晶成長膜の厚さ、チャンバ内の真空度等は、制御装置Cによって適宜制御される。

【0028】以下に、サファイヤ基板S上に、ZnOを成長する工程について、詳細に説明する。

【0029】結晶成長はRS-MBE法によりシャッターS₁からS₃を適宜開閉することにより行う。

【0030】ラジカルソースを発生させる方法としては、RFを用いたRF-MBE法が用いられる。13.

56 MHzの高周波を用いて、無電極放電管内に原料ガスである O_2 を導入することによりオラジカルを生成する。オラジカルを高真空状態のMBEチャンバー1内に吹き出させることにより、オラジカルビームとなる。オラジカルビームとKセルからのZnビームとをサファイヤ基板S上に同時に照射することにより、ZnO薄膜の成長を行う。

【0031】図2に、本実施の形態による半導体結晶構造の概略を示す。

【0032】サファイヤ(0001)基板S上に、ZnOバッファ層101を形成し、バッファ層101の上にZnOの単結晶層105を形成する。

【0033】以下に、上記図2の構造を作成するための工程について簡単に説明する。

【0034】まず、サファイヤ基板S上に、低い成長温度で、かつZnリッチの条件においてZnOを成長させる。酸素ラジカルを照射した状態で、ZnOを単結晶成長させるのに適した通常の成長温度まで昇温する。この状態を例えば20分程度維持する。高温熱処理により低温成長ZnO層の表面が平坦化する。これによりバッファ層101が形成される。その上にZnO単結晶層105を成長する。

【0035】バッファ層101は、サファイヤ基板SとZnO単結晶層105との間の格子定数の大きなずれに起因する格子不整合と大きな熱膨張係数の差とを緩和し、これらに起因するZnO単結晶層105中への歪みの導入を防止する。

【0036】図3に、AFM法(Atomic Force Microscopy)法により観測したZnOバッファ層101の表面状態を示す。

【0037】図3(a)はZnリッチの条件において成長させた場合のバッファ層101の表面を、図3(b)はオリッチの条件において成長させた場合のバッファ層101の表面を示す。

【0038】ZnリッチのZnO結晶とは、 ZnO_{1-x} において、 x が1よりも小さい割合で含まれている結晶である。

【0039】ZnOのバッファ層101をZnリッチの条件において成長させると、オリッチの条件において成長させた場合と比べてZnOバッファ層101の表面の平坦性が向上することがわかる。また、酸素リッチな成長条件で成長した場合も、Znリッチな成長条件で成長した場合も、成長した低温成長ZnO層は粒界が存在する単結晶と考えられる。

【0040】以下に、より詳細な結晶成長方法を示す。

【0041】サファイヤ基板Sの(0001)面を、110℃に加熱した $H_3PO_4:H_2SO_4=1:3$ の溶液中で60分ウェットエッチングを行う。

【0042】上記の表面処理を行った後、サファイヤ基板Sを基板ホルダー3(図1)に装着する。

【0043】基板温度550℃、酸素の流量を2SCCM、RFパワーを150Wの条件下で、MBE装置中において1時間酸素プラズマによる表面処理を行った。MBE装置内においてサファイヤ基板Sの表面を処理することにより、サファイヤ基板S表面が清浄化される。

【0044】上記の基板表面処理の後、まずバッファ層101を成長する。通常の単結晶ZnO基板の成長条件と異なり低温かつZnリッチの条件下での成長を行う(低温成長ZnO層)。Znのビーム量は、 2.7×10^{-7} Torrである。

【0045】酸素ビームの供給源としてOのRFプラズマソースを用いる。オラジカルポート21に純酸素(純度6N)ガスを導入し、高周波発振源を用いてラジカル化する。

【0046】ガスソースである酸素の流量は、チャンバー内の酸素の分圧として流量1.5SCCMにおいて 5×10^{-5} Torr、RFパワーは300Wである。成長温度は300℃から600℃の範囲で行う。バッファ層の厚みとしては、10から100nmの範囲である。

【0047】ここで、上記の圧力の値は、基板ホルダー位置(成長位置)に取り付けたヌードイオンゲージの指示値を示したものである。

【0048】図4に、基板温度 T_g を650℃とした場合のZnの分圧(P_{zn})と成長速度との関係を示す。 N_2 の分圧を2SCCM、RF出力を300Wとした。Znの分圧を 1.3×10^{-7} Torrから 2.7×10^{-7} Torrまで変化させた。

【0049】Znの分圧を 1.3×10^{-7} Torrから 2.15×10^{-7} Torrまで増加させると、ZnOの成長速度は、 $0.10 \mu m/hr$ から $0.26 \mu m/hr$ まで増加する。Znの分圧が 2.15×10^{-7} Torrから 2.7×10^{-7} Torrまでの範囲でのZnOの成長速度は、 $0.26 \mu m/hr$ から $0.27 \mu m/hr$ 程度とほぼ一定の値を示す。

【0050】低温成長したZnOバッファ層を成長した後、バッファ層の表面の平坦化処理を行う。平坦化処理としては単結晶を成長させるような高温、例えば650℃において2分間から60分間までの間の熱処理を行う。低い成長温度で成長を終えた低温成長ZnOバッファ層101は粒界を有する単結晶で、各グレインが同じ異方性を示すようにエピタキシャル成長していると考えられる。主にそのグレイン間の粒界に起因してAFM観察でみられたような凹凸が観察されたものと考えられる。

【0051】低温成長ZnOバッファ層に上記の熱処理を施すことで、各グレインの単結晶が固相成長してグレインサイズが大型化して表面を平坦化するものと考えられる。

【0052】特にZnリッチの条件で成長させた場合に

は、酸素リッチの条件で成長させた場合に比べて当初の表面凹凸が小さいので、平坦化処理により優れた平坦表面が得られやすい。優れた平面表面を有する低温成長ZnOバッファ層の上に高温でZnO層を成長すると、良好な結晶性の単結晶ZnO層が得られやすい。

【0053】尚、低温成長ZnO層を成長する温度は、200℃から600℃の間が好ましい。

【0054】低温成長ZnOバッファ層は、成長したまま(as-grown)の状態ではグレインサイズが小さく粒界が観察されるため、AFM観察では多結晶のようにも見える。しかしながら、X線回折やRHEED法による解析を行うと単結晶の特性を示す。

【0055】この現象は、Ga₂NやZnOでの成長において観察される。低温成長ZnOバッファ層を高温熱処理することにより、粒界等に起因する凹凸が固相成長の場合と同様に成長し、表面が平坦化するものと考えられる。平坦でないZnO表面上に単結晶ZnOを成長しようとしても、経験上、その結晶性は良くならない。

【0056】次いで平坦化した低温成長ZnOバッファ層上にZnOの単結晶(高温成長ZnO単結晶層)を成長する。

【0057】成長条件は、基板温度650℃、Zn(7N)のビーム量 8.0×10^{-5} Torrである。酸素の分圧として流量2.0 SCCMにおいて 8×10^{-5} Torr、RFパワーは300Wである。

【0058】成長した高温成長ZnO単結晶層の厚さは1μmである。

【0059】尚、高温成長ZnO単結晶層の成長条件としては、600℃から800℃の間の温度で、2分間から60分間の成長を行うのが好ましい。

【0060】上記の条件で成長させた場合の高温成長ZnO単結晶層の結晶性評価を行った。

【0061】図5は、XRCによる測定結果である。

【0062】ピーク値は、17.35°と図1の値とほとんど同じである。半値幅は、0.06°(216 arc sec)である。図8に示される従来の条件で成長した場合のZnOの半値幅(0.5°)と比較して、半値幅が約1/8に減少した。半値幅の大幅な低減は、低温成長ZnOバッファ層を設け、かつ、その表面の平坦化処理を行った後に、その上に高い成長温度で高温成長ZnO単結晶層を成長したことによる高温成長ZnO単結晶層の結晶性向上に起因するものと解される。

【0063】図6に、上記のZnO単結晶層のPLスペクトルを示す。

【0064】エネルギー3.359 eVに鋭いピークが観測された。低温成長ZnOバッファ層がない状態で成長したZnO単結晶の場合に(図9)観測された1.8 eVから2.7 eV付近にかけての非常にブロードなピークが観測されない。これは、ZnO層の禁制帯内に存在する深い準位からの発光が低減したことによるもの

と解される。ZnO結晶中の結晶欠陥が低減し、結晶性が大幅に向上したと考えられる。

【0065】ZnO結晶中に多くの結晶欠陥が導入されると、不純物を導入しない状態においても、強いn型の導電性を示す。上記の結晶成長法を用いて成長した高温成長ZnO単結晶層は、結晶欠陥も非常に少ない。従来の結晶成長方法によって成長したZnO単結晶では困難であったp型の導電性を示すZnOを実現することも可能となる。非発光センターを形成するような結晶欠陥が大幅に低減されるため、発光効率も非常に高くなったものと考えられる。

【0066】不純物としてNをドーピングしたZnOをp型半導体として用い、GaドーパのZnOをn型半導体として用いたp-n接合ダイオードを含むLED(Light Emitting Diode)を実現することが可能である。

【0067】図7に、NドーパのZnOをp型半導体として用い、GaドーパのZnOをn型半導体として用いたp-n接合ダイオードを含むLED(Light Emitting Diode)の断面構造を示す。

【0068】図7に示すLEDは、サファイア基板301と、その上に低温成長された厚さ100nmのノンドープの低温成長ZnOバッファ層305と、その上に成長された厚さ1μmのn型(Gaドーパ: 1×10^{18} cm⁻³)高温成長ZnO単結晶層311と、その上に形成され厚さ100nmのNドーパのp型の高温成長ZnO単結晶層315とを含む。

【0069】上記のn型ZnO層311は、第1電極321とコンタクトされている。

【0070】n型ZnO層を形成するためには、Gaの代わりにAlなどの他の3族元素をドーピングしても良い。

【0071】Nドーパのp型ZnO層315は島状に加工されている。島状に加工されたp型ZnO層315は、例えばSi₃N₄からなる絶縁膜318により被覆される。p型ZnO層315の上部表面には、例えば略円形の開口が絶縁膜318を貫通して形成される。

【0072】p型ZnO層315の上面周辺部に、リング状の第2電極325が形成される。リング状の第2電極は、その下面の少なくとも一部がp型ZnO層315の上部表面の周辺部と接触する。リング状の第2電極235の径方向外方の部分は、絶縁膜318上に乗り上げた構造となっている。

【0073】上記の構造において、第1電極321に対し第2電極にプラスの電圧を印加すると、p-n接合に順方向電流が流れる。p型ZnO層315中に注入された少数キャリア(電子)とp型ZnO層315中の多数キャリア(正孔)とが発光性の再結合をする。電子と正孔との再結合の際に、ほぼ禁制帯のエネルギーギャップに等しいエネルギーを有する光が前記の開口から発す

る。すなわち、電氣的エネルギーを光のエネルギーに変換する。

【0074】上記の動作により、LEDのリング状の第2電極235の開口から、例えば波長として約370nmの光が発する。

【0075】尚、本実施の形態においては、p型ZnO層とn型ZnO層とのp-n接合を利用した半導体素子の例としてLEDについて説明したが、p型ZnO層315とn型ZnO311とを組み合わせることでレーザー素子を形成することも可能である。その他、p型ZnO層315と組み合わせることで、FETやバイポーラトランジスタ等の電子デバイスや、他の光デバイス及びこれらを組み合わせた半導体装置を製造することも可能であることは言うまでもない。

【0076】尚、結晶性の良好なZnO単結晶を含むZnO系の3元系又は4元系の混晶により半導体結晶や半導体装置を作成することもできる。

【0077】以上、実施の形態に沿って本発明を説明したが、本発明はこれらに制限されるものではない。結晶成長の条件その他のプロセスパラメータも種々選択することができる。その他、種々の変更、改良、組み合わせ等が可能なことは当業者には自明であろう。

【0078】

【発明の効果】サファイヤ基板上に結晶性が良好な単結晶ZnOを成長することができる。

【図面の簡単な説明】

【図1】 本発明の第一の実施の形態による結晶成長方法に用いるMBE装置の概略を示す断面図である。

【図2】 本発明の第一の実施の形態による結晶成長方法により成長したサファイヤ基板/低温成長ZnOバッファ層/高温成長ZnO単結晶層の積層構造を示す。

【図3】 本発明の第二の実施の形態による結晶成長方法により成長したZnOバッファ層の表面状態をAFM法により測定した結果を示す。(a)はZnリッチの条件で成長したものであり、(b)はOリッチの条件で成長したものである。

【図4】 成長温度650℃における高温成長ZnO単結晶層の成長速度とZnの分圧との関係を示す。

【図5】 本発明の第一の実施の形態による結晶成長方法により成長したサファイヤ基板/低温成長ZnOバッファ層/高温成長ZnO単結晶層の積層構造のうち、高温成長ZnO単結晶層のXRC法による測定結果であ

る。

【図6】 本発明の第一の実施の形態による結晶成長方法により成長したサファイヤ基板/低温成長ZnOバッファ層/高温成長ZnO単結晶層の積層構造のうち、ZnO単結晶層のPL測定法による測定結果である。

【図7】 本発明の第二の実施の形態による半導体発光装置(LED)の構造を示す概略的な断面図である。

【図8】 従来の成長方法により成長したサファイヤ基板/低温成長ZnOバッファ層/高温成長ZnO単結晶層の積層構造のうち、ZnO単結晶層のXRC法による測定結果である。

【図9】 従来の成長方法により成長したサファイヤ基板/低温成長ZnOバッファ層/高温成長ZnO単結晶層の積層構造のうち、高温成長ZnO単結晶層のPL測定法による測定結果である。

【符号の説明】

A RS-MBE装置

C 制御装置

P 真空ポンプ

S 基板

1 チャンバ

3 基板ホルダー

3a ヒータ

5 熱電対

7 マニピュレータ

11 Zn用ポート

15 Zn原料

17 クヌーセンセル

21 Oラジカルポート

31 Nラジカルポート

100 ZnO基板

101 ZnOバッファ層(低温成長ZnOバッファ層)

105 ZnO単結晶層(高温成長ZnO単結晶層)

301 サファイヤ基板

305 ZnO層バッファ層(低温成長ZnOバッファ層)

311 n型ZnO層(高温成長ZnO単結晶層)

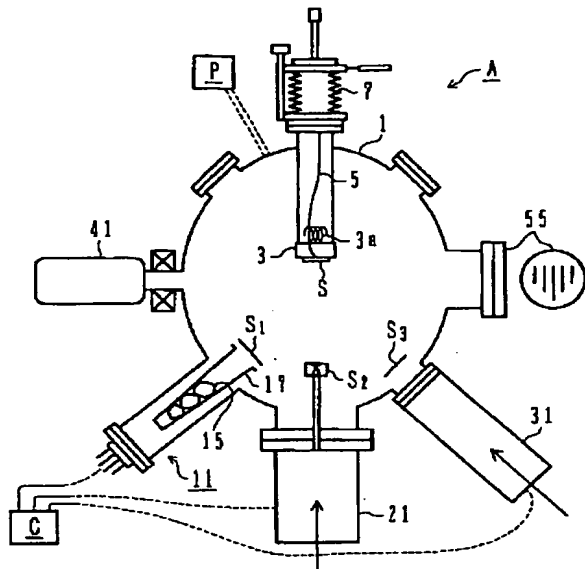
315 p型ZnO層(高温成長ZnO単結晶層)

318 絶縁膜

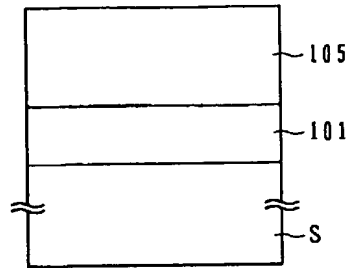
321 第1電極

325 第2電極

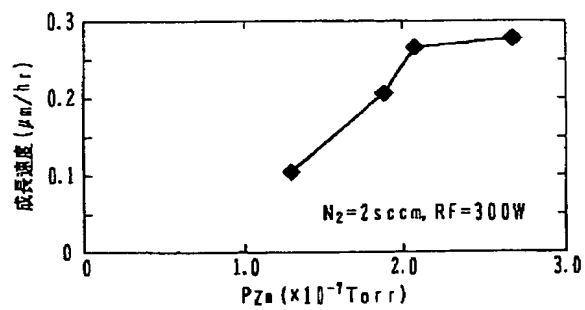
【図1】



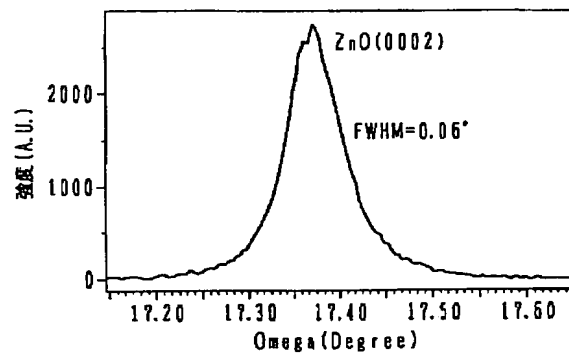
【図2】



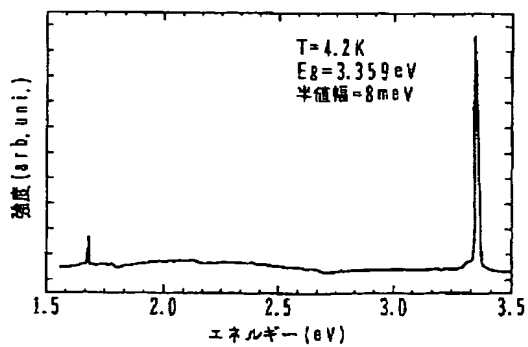
【図4】



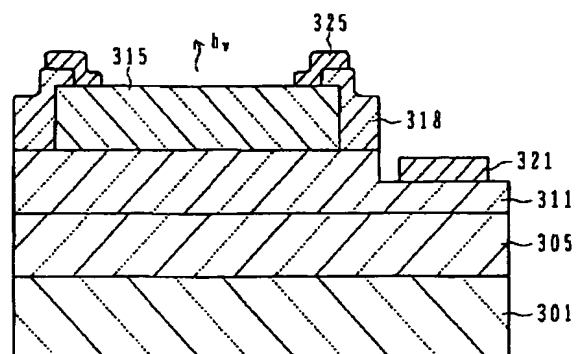
【図5】



【図6】

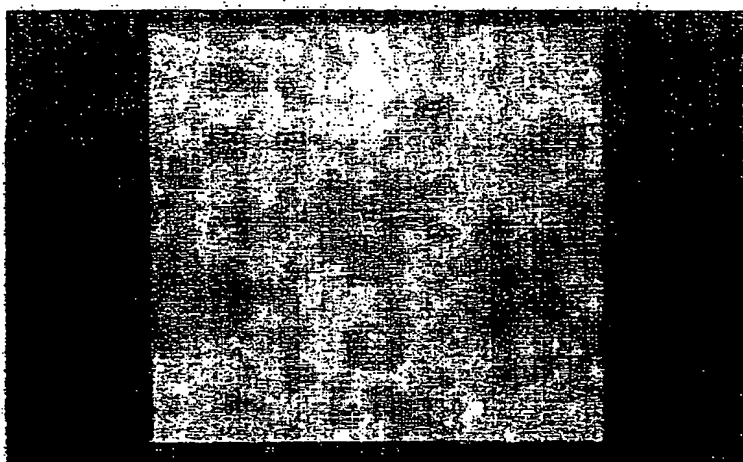


【図7】

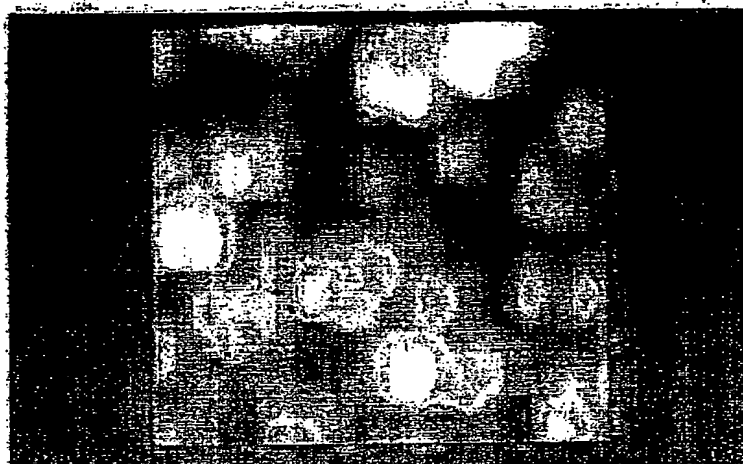


【図3】

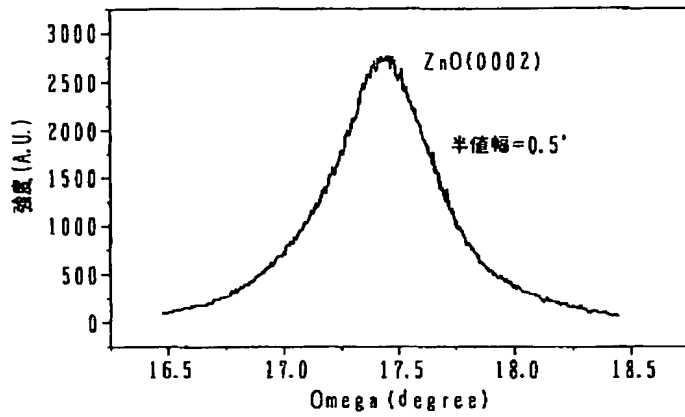
(a) Znリッチ表面



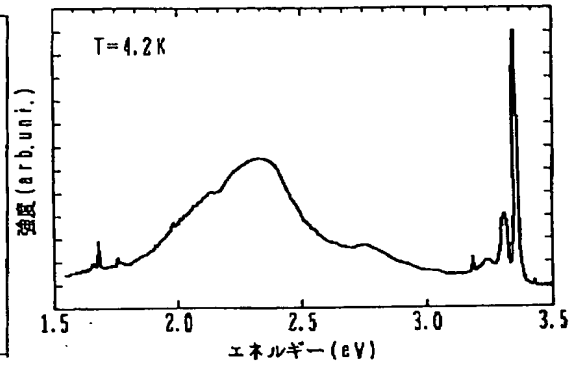
(b) 酸素リッチ表面



【図8】



【図9】



フロントページの続き

(72)発明者 八百 隆文
宮城県仙台市青葉区片平二丁目1番1号
東北大学 金属材料研究所内

Fターム(参考) 5F041 AA40 CA02 CA41 CA46 CA49
CA55 CA57 CA66 CA73 CA74
CA77
5F103 AA04 BB02 DD30 GG01 GG03
HH04 JJ01 JJ03 NN01 PP03
RR06

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

 CLAIMS

[Claim(s)]

[Claim 1] The process which grows a low-temperature growth ZnO layer at temperature lower than the growth temperature of a single crystal ZnO on a sapphire substrate, The process which heat-treats said low-temperature growth ZnO layer at temperature comparable as the growth temperature of an elevated-temperature growth single crystal ZnO layer higher than the growth temperature of said low-temperature growth ZnO, The ZnO crystal growth approach including the process which grows an elevated-temperature growth single crystal ZnO layer on said low-temperature growth ZnO layer at temperature higher than the growth temperature of said low-temperature growth single crystal ZnO.

[Claim 2] The process which grows said low-temperature growth ZnO layer is the ZnO crystal growth approach according to claim 1 which is the process which grows a ZnO single crystal at the temperature between 200 degrees C and 600 degrees C.

[Claim 3] The process which heat-treats said low-temperature growth ZnO at temperature comparable as the growth temperature of said elevated-temperature growth single crystal ZnO is the ZnO crystal growth approach according to claim 1 or 2 which is the temperature from 600 degrees C to 800 degrees C, and is the process which performs heat treatment for 60 minutes after for 2 minutes.

[Claim 4] the process which grows said low-temperature growth ZnO layer — Zn — the ZnO crystal growth approach given in either to claims 1-3 which are the processes which carry out vapor growth on rich conditions.

[Claim 5] The ZnO crystal structure containing a sapphire substrate, the low-temperature growth ZnO layer single crystal layer to which it was formed on it and surface flattening processing was performed, and the elevated-temperature growth ZnO single crystal layer formed on said low-temperature growth ZnO single crystal layer.

[Claim 6] Said low-temperature growth ZnO single crystal layer is the ZnO crystal structure according to claim 5 which is the layer which is a layer which grew ZnO at temperature lower than 600 degrees C, and grew at temperature with it. [said elevated-temperature growth ZnO single crystal layer higher than said low-temperature growth ZnO layer and and] [lower than 800 degrees C]

[Claim 7] The thickness of said low-temperature growth ZnO single crystal layer is the ZnO crystal structure according to claim 5 or 6 which is 10 to 100nm.

[Claim 8] Said elevated-temperature growth ZnO single crystal layer is the ZnO crystal structure given in either to claims 5-7 which are the ZnO layers which have the conductivity of n mold which doped Ga or aluminum.

[Claim 9] Said elevated-temperature growth ZnO single crystal layer is the ZnO crystal structure given in either to claims 5-8 which are the ZnO layers which have the conductivity of p mold which doped N.

[Claim 10] A sapphire substrate and the low-temperature growth ZnO single crystal layer to which it was formed on it and surface flattening processing was performed, Said elevated-temperature growth ZnO single crystal layer is a semiconductor device which has the p-n junction of the ZnO layer which has the conductivity of n mold which doped Ga or aluminum, and the ZnO layer which has the conductivity of p mold which doped N including the elevated-temperature growth ZnO single crystal layer formed on this low-temperature growth ZnO single crystal layer.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the semiconductor device which used a ZnO crystal, its growth approach, and it.

[0002]

[Description of the Prior Art] the former and ZnO — RS(radical source)—MBE — it was made to grow up directly on a sapphire substrate using law As the source for Zn, the solid-state source for Zn in K cel (Knudsen Cell) is used. The oxygen radical which generated the oxygen gas which is the gas source as the source for O using RF or ECR is used.

[0003] RF-MBE using RF especially — the most general RF (13.56MHz) is used for law on the commercial base. O radical is generated by introducing O₂ gas which is material gas in the electrodeless discharge lamp in an MBE chamber. O radical blows off in an MBE chamber, and serves as a beam of O radical. A ZnO thin film is grown up by irradiating the beam of O radical, and the beam of Zn from K cel on a sapphire substrate at coincidence.

[0004] Semiconductor devices including p-n junction, such as LED (Light Emitting Diode) and LD (Laser Diode), can be manufactured using ZnO which is one of II-VI group semi-conductors.

[0005] The crystallinity of the semiconducting crystal ingredient which constitutes semiconductor devices, such as LED and LD, has serious effect for the electric property of a semiconductor device, an optical property, and the dependability (component life) of a component. Optical and electrical characteristics, and dependability of a semiconductor device become good, so that the crystallinity of the semiconducting crystal ingredient which constitutes a semiconductor device is good.

[0006]

[Problem(s) to be Solved by the Invention] conventional RS(radical source)—MBE — there were the following troubles in the ZnO crystal directly grown up on the sapphire substrate using law. That is, the difference (the mismatch of a lattice constant is about 18%) of the lattice constant of a sapphire substrate and ZnO is large. In addition, the big difference of 2.6 times exists also in both coefficient of thermal expansion.

[0007] Many crystal defects are introduced during the ZnO crystal after growth.

[0008] XRC (X-ray rocking curve) of a ZnO crystal at the time of growing up a ZnO (0002) crystal into drawing 8 directly on a sapphire (0001) substrate — the measurement result by law is shown. A ZnO crystal is the partial pressure of growth temperature: T_g=650 degree C and Zn by the RS-MBE method : P_{zn}=1×10⁻⁷ Torr, flow rate: O₂=2 of oxygen It grew up on condition that SCCM and RF output: 300W.

[0009] when the measurement result of XRC is seen, Omega has peak intensity near 17.5 degrees — the curve of normal distribution was observed mostly. Half-value width (FWHM) showed 0.5 degrees (1800arcsec) and a big value. From the measurement result of drawing 8, it became clear that the crystallinity of the ZnO crystal which grew on condition that the above is not good.

[0010] the ZnO crystal which grew up to be drawing 9 in the above-mentioned conditions — PL (Photo Luminescence) — the result measured by law is shown. An axis of abscissa is the outgoing radiation luminous energy of PL. Near energy 3.35eV, reinforcement is high and the always narrow sharp peak of half-value width was observed. The peak energy value of PL is mostly in agreement with the forbidden-band width of face (3.3 eV) of ZnO. It is understood as it being a luminescence peak resulting from the recombination of the electron between a conducting sleeve and a valence band, and an electron hole.

[0011] It applied near 1.8eV to 2.7eV as energy, and the very broadcloth peak was also observed. This broadcloth peak is understood as the thing resulting from luminescence between the deep levels which exist in a forbidden band. It suggests that many crystal defects exist during a ZnO crystal.

[0012] The purpose of this invention is offering the crystal growth approach of reducing the crystal defect of the ZnO crystal which grows on a sapphire substrate, and growing up a good ZnO crystal.

[0013] Other purposes of this invention are offering the semiconductor device using the ZnO crystal and it which grow on a sapphire substrate.

[0014]

[Means for Solving the Problem] The process which grows a low-temperature growth ZnO layer at temperature lower than the growth temperature of a single crystal ZnO on a sapphire substrate according to one viewpoint of this invention, The process which heat-treats said low-temperature growth ZnO layer at temperature comparable as the growth temperature of an elevated-temperature growth single crystal ZnO layer higher than the growth temperature of said low-temperature growth ZnO, The ZnO crystal growth approach including the process which grows an elevated-temperature growth single crystal ZnO layer on said low-temperature growth ZnO layer at temperature higher than the growth temperature of said low-temperature growth single crystal ZnO is offered.

[0015]

[Embodiment of the Invention] With reference to a drawing, the gestalt of operation of this invention is explained below.

[0016] In addition, "the growth temperature of the low-temperature growth ZnO" defined in this specification is the temperature lower about 400 degrees C than temperature with a crystal growth [for generally growing up a ZnO single crystal] of 200 to about 600 degrees C from 100 degrees C. "The growth temperature of an elevated-temperature growth single crystal ZnO layer" is the growth temperature for which it was suitable when growing up a ZnO single crystal generally, and is temperature [higher than the above-mentioned "growth temperature of the low-temperature growth ZnO" and] lower than 800 degrees C, for example, is 650 degrees C.

[0017] From drawing 1 to drawing 3 is referred to, and the II-VI group compound semiconductor crystal growth approach by the gestalt of operation of the first of this invention is explained.

- [0018] drawing 1 — as an example of II–VI group compound semiconductor crystal growth equipment — radical source molecular–beam epitaxy (RS–MBE) — the crystal growth equipment (henceforth “RS–MBE equipment”) using law is shown.
- [0019] RS–MBE equipment A contains the chamber 1 to which crystal growth is performed, and vacuum pump P which maintains a chamber 1 at an ultra–high–vacuum condition.
- [0020] A chamber 1 includes the port 11 for Zn for evaporating Zn, O radical port 21 for irradiating O radical, and N radical port 31 for irradiating N radical.
- [0021] The port 11 for Zn is equipped with heating, and Knudsen cell (Knudsen cell: call it the following K cel.) 17 and shutter S1 to evaporate while it holds the Zn (purity of 7Ns) raw material 15.
- [0022] O radical port 21 introduces the oxygen gas which is material gas in an electrodeless discharge lamp, and spouts O radical generated using high frequency (13.56MHz) in the MBE chamber 1. The orifice S2 is formed to the beam of O radical.
- [0023] N radical port 31 introduces the nitrogen gas which is material gas in an electrodeless discharge lamp, and spouts N radical generated using high frequency (13.56MHz) in the MBE chamber 1. The shutter S3 is formed to the beam of N radical.
- [0024] It is the structure where the induction coil is wound around the outside of the discharge tube prepared within outside shielding as structure of the radical ports 21 and 31.
- [0025] In the chamber 1, the substrate electrode holder 3 holding the sapphire substrate S used as the substrate of crystal growth and heater 3a for heating the substrate electrode holder 3 are prepared. The temperature of the sapphire substrate S is measurable by the thermocouple 5. The location of the substrate electrode holder 3 is movable by the manipulator 7 which used bellows.
- [0026] A chamber 1 contains the gun 41 of a reflection electron line DI contact sense non–isolated (RHEED equipment) established in order to carry out monitoring of the grown–up crystal layer, and the screen 55 of RHEED equipment. It can grow up using the gun 41 of RHEED equipment, and the screen 55 of RHEED equipment, carrying out monitoring of the situation (an amount of growth, grown–up quality of a crystal layer) of the crystal growth within MBE equipment A.
- [0027] The temperature of crystal growth, the thickness of the crystal growth film, the degree of vacuum in a chamber, etc. are suitably controlled by the control unit C.
- [0028] Below, ZnO is explained on the sapphire substrate S at a detail about the process which grows.
- [0029] Crystal growth is performed by opening and closing S3 suitably from a shutter S1 by the RS–MBE method.
- [0030] If it considers as the approach of generating the radical source, the RF–MBE method using RF is used. O radical is generated using 13.56MHz high frequency by introducing O₂ which is material gas in an electrodeless discharge lamp. By making O radical blow off in the MBE chamber 1 of a high vacuum condition, it becomes O radical beam. A ZnO thin film is grown up by irradiating O radical beam and Zn beam from K cel on the sapphire substrate S at coincidence.
- [0031] The outline of the semiconducting crystal structure by the gestalt of this operation is shown in drawing 2.
- [0032] The ZnO buffer layer 101 is formed on the sapphire (0001) substrate S, and the single crystal layer 105 of ZnO is formed on the buffer layer 101.
- [0033] Below, the process for creating the structure of above–mentioned drawing 2 is explained briefly.
- [0034] First, on the sapphire substrate S, it is low growth temperature and ZnO is grown up in Zn Rich’s conditions. A temperature up is carried out to the usual growth temperature which was suitable for carrying out single crystal growth of the ZnO where an oxygen radical is irradiated. This condition is maintained about 20 minutes, for example. The front face of a low–temperature growth ZnO layer carries out flattening by elevated–temperature heat treatment. Thereby, the buffer layer 101 is formed. The ZnO single crystal layer 105 is grown up on it.
- [0035] The buffer layer 101 eases the grid mismatching resulting from a big gap of the lattice constant between the sapphire substrate S and the ZnO single crystal layer 105, and the difference of a big coefficient of thermal expansion, and prevents installation of distortion into the ZnO single crystal layer 105 resulting from these.
- [0036] drawing 3 — AFM — law (Atomic Force Microscopy) — the surface state of the ZnO buffer layer 101 observed by law is shown.
- [0037] Drawing 3 (a) shows the front face of the buffer layer 101 when drawing 3 (b) grows up the front face of the buffer layer 101 at the time of making it grow up in Zn Rich’s conditions in O Rich’s conditions.
- [0038] Zn Rich’s ZnO crystal is a crystal with which x is contained at a rate smaller than 1 in ZnO 1–x.
- [0039] When the buffer layer 101 of ZnO is grown up in Zn Rich’s conditions, it turns out that the surface smoothness of the front face of the ZnO buffer layer 101 improves compared with the case where it is made to grow up in O Rich’s conditions. moreover, oxygen — the case where it grows up on rich growth conditions — Zn — also when it grows up on rich growth conditions, the grown–up low–temperature growth ZnO layer is considered to be the single crystal with which a grain boundary exists.
- [0040] Below, the more detailed crystal growth approach is shown.
- [0041] Wet etching is performed for 60 minutes in the solution of H₃PO₄:H₂SO₄ = 1:3 which heated the field (0001) of the sapphire substrate S at 110 degrees C.
- [0042] After performing the above–mentioned surface treatment, the substrate electrode holder 3 (drawing 1) is equipped with the sapphire substrate S.
- [0043] The substrate temperature of 550 degrees C and the flow rate of oxygen were set to 2SCCM(s), RF power was set in MBE equipment under the conditions of 150W, and surface treatment by the oxygen plasma was performed for 1 hour. A sapphire substrate S front face is defecated by processing the front face of the sapphire substrate S in MBE equipment.
- [0044] The buffer layer 101 is first grown up after the above–mentioned substrate surface preparation. Unlike the growth conditions of the usual single crystal ZnO substrate, growth under low temperature and Zn Rich’s conditions is performed (low–temperature growth ZnO layer). The amount of beams of Zn is 2.7x10^{–7}. It is Torr.
- [0045] RF plasma source of O is used as a source of supply of an oxygen beam. Pure oxygen (purity of 6Ns) gas is introduced into O radical port 21, and it radical–izes using the source of a high frequency oscillation.
- [0046] It sets to flow rate 1.5SCCM as a partial pressure of the oxygen in a chamber, and the flow rate of the oxygen which is the gas source is 5x10^{–5}. Torr and RF power are 300W. Growth temperature is performed in 300 to 600 degrees C. As thickness of a buffer layer, it is the range of 10 to 100nm.
- [0047] Here, the value of the above–mentioned pressure shows the indicated value of the nude ion gage attached in the substrate electrode–holder location (growth location).
- [0048] The relation between the partial pressure (P_{zn}) of Zn at the time of making substrate temperature T_g into 650 degrees C at drawing 4 and a growth rate is shown. The partial pressure of N₂ was set to 2SCCM(s), and RF output was set to 300W. The partial pressure of Zn was changed from 1.3x10^{–7}Torr to 2.7x10^{–7}Torr.

[0049] If the partial pressure of Zn is made to increase from 1.3×10^{-7} Torr to 2.15×10^{-7} Torr, the growth rate of ZnO will increase from 0.10 micrometer/hr to 0.26 micrometer/hr. The growth rate of ZnO in the range from 2.15×10^{-7} Torr to 2.7×10^{-7} Torr shows a value with the almost fixed partial pressure of Zn as 0.26 micrometer/hr to 0.27 micrometer/hr extent.

[0050] After growing up the ZnO buffer layer which carried out low-temperature growth, flattening processing of the front face of a buffer layer is performed. In an elevated temperature into which a single crystal is grown up as flattening processing, for example, 650 degrees C, heat treatment for 60 minutes after for 2 minutes is performed. The low-temperature growth ZnO buffer layer 101 which finished growth at low growth temperature is the single crystal which has a grain boundary, and is considered to grow epitaxially so that the anisotropy with each same grain may be shown. It is thought that irregularity which mainly originated in the grain boundary between the grain, and was seen by AFM observation was observed.

[0051] It is thought that the single crystal of each grain carries out solid phase growth, grain size is enlarged and flattening of the front face is carried out by performing the above-mentioned heat treatment to a low-temperature growth ZnO buffer layer.

[0052] Since the original surface irregularity is small compared with the case where it is made to grow up on condition that oxygen Rich when it is made to grow up especially on condition that Zn Rich, the flat front face which was excellent with flattening processing is easy to be obtained. If a ZnO layer is grown up at an elevated temperature on the low-temperature growth ZnO buffer layer which has the outstanding flat-surface front face, a good crystalline single crystal ZnO layer will be easy to be obtained.

[0053] In addition, as for the temperature which grows a low-temperature growth ZnO layer, for 200 to 600 degrees C is desirable.

[0054] In the condition [having grown up (as-grown)], since grain size is small and a grain boundary is observed, a low-temperature growth ZnO buffer layer looks also like polycrystal by AFM observation. However, when analysis by the X diffraction or the RHEED method is performed, the property of a single crystal is shown.

[0055] This phenomenon is observed in growth by GaN or ZnO. By carrying out elevated-temperature heat treatment of the low-temperature growth ZnO buffer layer, it grows up like the case where the irregularity resulting from a grain boundary etc. is solid phase growth, and it is thought that a front face carries out flattening. Even if it is going to grow up a single crystal ZnO on the ZnO front face which is not flat, the crystallinity does not become good on experience.

[0056] Subsequently, the single crystal (elevated-temperature growth ZnO single crystal layer) of ZnO is grown up on the low-temperature growth ZnO buffer layer which carried out flattening.

[0057] Growth conditions are amount of beams 8.0×10^{-5} Torr(s) of the substrate temperature of 650 degrees C, and Zn (7Ns). It sets to flow rate 2.0SCCM as a partial pressure of oxygen, and is 8×10^{-5} Torr and RF power are 300W.

[0058] The thickness of the grown-up elevated-temperature growth ZnO single crystal layer is 1 micrometer.

[0059] In addition, as growth conditions for an elevated-temperature growth ZnO single crystal layer, it is the temperature between 600 degrees C and 800 degrees C, and it is desirable to perform growth for 60 minutes after for 2 minutes.

[0060] Crystalline evaluation of the elevated-temperature growth ZnO single crystal layer at the time of making it grow up on condition that the above was performed.

[0061] Drawing 5 is as a result of [by XRC] measurement.

[0062] Peak value is almost the same as 17.35 degrees and the value of drawing 1. Half-value width is 0.06 degrees (216arcsec). As compared with the half-value width (0.5 degrees) of ZnO at the time of growing up on condition that the former shown in drawing 8, half-value width decreased to abbreviation 1/8. After sharp reduction of half-value width prepares a low-temperature growth ZnO buffer layer and performs flattening processing of the front face, it is understood as what originates on the crystal disposition of the elevated-temperature growth ZnO single crystal layer by having grown up the elevated-temperature growth ZnO single crystal layer at high growth temperature on it.

[0063] PL spectrum of the above-mentioned ZnO single crystal layer is shown in drawing 6.

[0064] The sharp peak was observed by energy 3.359eV. The very broadcloth peak applied near 1.8eV to 2.7eV which was observed in the case of the ZnO single crystal which grew in the condition that there is no low-temperature growth ZnO buffer layer (drawing 9) is not observed. This is understood as what is depended on what luminescence from the deep level which exists in the forbidden band of a ZnO layer reduced. The crystal defect under ZnO crystal decreases and it is thought that crystallinity improved sharply.

[0065] When many crystal defects are introduced during a ZnO crystal, the conductivity of powerful n mold is shown also in the condition of not introducing an impurity. The elevated-temperature growth ZnO single crystal layer which grew using the above-mentioned crystal growth method also has very few crystal defects. In the ZnO single crystal which grew by the conventional crystal growth approach, it also becomes possible to realize ZnO which shows the conductivity of difficult p mold. Since a crystal defect which forms the pin center, large non-emitting light is reduced sharply, it is thought that luminous efficiency also became very high.

[0066] It is possible to realize LED (Light Emitting Diode) containing p-n junction DAODO using ZnO of Ga dope as a n-type semiconductor, using ZnO which doped N as an impurity as a p type semiconductor.

[0067] ZnO of N dope is used for drawing 7 as a p type semiconductor, and the cross-section structure of LED (Light Emitting Diode) containing p-n junction DAODO using ZnO of Ga dope as a n-type semiconductor is shown.

[0068] The low-temperature growth ZnO buffer layer 305 of a non dope with a thickness of 100nm by which low-temperature growth of the LED shown in drawing 7 was carried out on it with silicon on sapphire 301, It is formed on it with the n mold (Ga dope: $1 \times 10^{18} \text{cm}^{-3}$) elevated-temperature growth ZnO single crystal layer 311 with a thickness of 1 micrometer which grew on it, and the elevated-temperature growth ZnO single crystal layer 315 of p mold of N dope with a thickness of 100nm is included.

[0069] It is in contact with the above-mentioned n mold ZnO layer 311 with the 1st electrode 321.

[0070] In order to form an n mold ZnO layer, other 3 group elements, such as aluminum, may be doped instead of Ga.

[0071] The p mold ZnO layer 315 of N dope is processed in the shape of an island. The p mold ZnO layer 315 processed in the shape of an island is covered with the insulator layer 318 which consists of Si_3N_4 . Opening of for example, an approximate circle form penetrates an insulator layer 318 in the up front face of the p mold ZnO layer 315, and is formed in it.

[0072] The ring-like 2nd electrode 325 is formed on the top-face periphery of the p mold ZnO layer 315. A part of the inferior surface of tongue [at least] of the ring-like 2nd electrode contacts the periphery on the front face of up of the p mold ZnO layer 315. The part of the method of the outside of the direction of a path of the ring-like 2nd electrode 235 has structure which ran aground on the insulator layer 318.

[0073] In the above-mentioned structure, if the electrical potential difference of plus is impressed to the 2nd electrode to the 1st electrode 321, forward current will flow to p-n junction. The minority carrier (electron) poured in into the p mold ZnO layer 315 and the majority carrier in the p mold ZnO layer 315 (electron hole) carry out luminescent recombination. The light which has energy almost equal to the energy gap of a forbidden band in the case of the recombination of an electron and an electron hole emits from the aforementioned opening. That is, electric energy is transformed into luminous energy.

[0074] By the above-mentioned actuation, about 370nm light emits, for example as wavelength from opening of the 2nd electrode 235 of the shape of a ring of LED.

[0075] In addition, in the gestalt of this operation, although LED was explained as an example of the semiconductor device using the p-n junction of a p mold ZnO layer and an n mold ZnO layer, it is also possible to form a laser component combining the p mold ZnO layer 315 and the n mold ZnO311. In addition, it cannot be overemphasized that it is also possible to manufacture the semiconductor device which combined electron devices, such as FET and a bipolar transistor, other optical devices, and these combining the p mold ZnO layer 315.

[0076] In addition, a semiconducting crystal and a semiconductor device can also be created with the 3 yuan system of the ZnO system containing a crystalline good ZnO single crystal, or the mixed crystal of a 4 yuan system.

[0077] As mentioned above, although this invention was explained in accordance with the gestalt of operation, this invention is not restricted to these. Various process parameters of the conditions and others of crystal growth can also be chosen. In addition, it is obvious ***** in this contractor for various modification, amelioration, combination, etc. to be possible.

[0078]

[Effect of the Invention] Crystallinity can grow the good single crystal ZnO on a sapphire substrate.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the sectional view showing the outline of the MBE equipment used for the crystal growth approach by the gestalt of operation of the first of this invention.

[Drawing 2] The laminated structure of a sapphire substrate / low-temperature growth ZnO buffer layer / elevated-temperature growth ZnO single crystal layer which grew by the crystal growth approach by the gestalt of operation of the first of this invention is shown.

[Drawing 3] the surface state of the ZnO buffer layer which grew by the crystal growth approach by the gestalt of operation of the second of this invention — AFM — the result measured by law is shown. (a) grows on condition that Zn Rich, and (b) grows on condition that O Rich.

[Drawing 4] The relation of the growth rate of an elevated-temperature growth ZnO single crystal layer and the partial pressure of Zn in the growth temperature of 650 degrees C is shown.

[Drawing 5] XRC of the elevated-temperature growth ZnO single crystal layer among the laminated structures of a sapphire substrate / low-temperature growth ZnO buffer layer / elevated-temperature growth ZnO single crystal layer which grew by the crystal growth approach by the gestalt of operation of the first of this invention — it is as a result of [by law] measurement.

[Drawing 6] It is as a result of [by PL measuring method of a ZnO single crystal layer] measurement among the laminated structures of a sapphire substrate / low-temperature growth ZnO buffer layer / elevated-temperature growth ZnO single crystal layer which grew by the crystal growth approach by the gestalt of operation of the first of this invention.

[Drawing 7] It is the rough sectional view showing the structure of the semi-conductor luminescence equipment (LED) by the gestalt of operation of the 2nd of this invention.

[Drawing 8] XRC of the ZnO single crystal layer among the laminated structures of a sapphire substrate / low-temperature growth ZnO buffer layer / elevated-temperature growth ZnO single crystal layer which grew by the conventional growth approach — it is as a result of [by law] measurement.

[Drawing 9] It is as a result of [by PL measuring method of an elevated-temperature growth ZnO single crystal layer] measurement among the laminated structures of a sapphire substrate / low-temperature growth ZnO buffer layer / elevated-temperature growth ZnO single crystal layer which grew by the conventional growth approach.

[Description of Notations]

A RS-MBE equipment

C Control unit

P Vacuum pump

S Substrate

1 Chamber

3 Substrate Electrode Holder

3a Heater

5 Thermocouple

7 Manipulator

11 Port for Zn

15 Zn Raw Material

17 Knudsen Cell

21 O Radical Port

31 N Radical Port

100 ZnO Substrate

101 ZnO Buffer Layer (Low-temperature Growth ZnO Buffer Layer)

105 ZnO Single Crystal Layer (Elevated-Temperature Growth ZnO Single Crystal Layer)

301 Sapphire Substrate

305 ZnO Layer Buffer Layer (Low-temperature Growth ZnO Buffer Layer)

311 N Mold ZnO Layer (Elevated-Temperature Growth ZnO Single Crystal Layer)

315 P Mold ZnO Layer (Elevated-Temperature Growth ZnO Single Crystal Layer)

318 Insulator Layer

321 1st Electrode

325 2nd Electrode

[Translation done.]

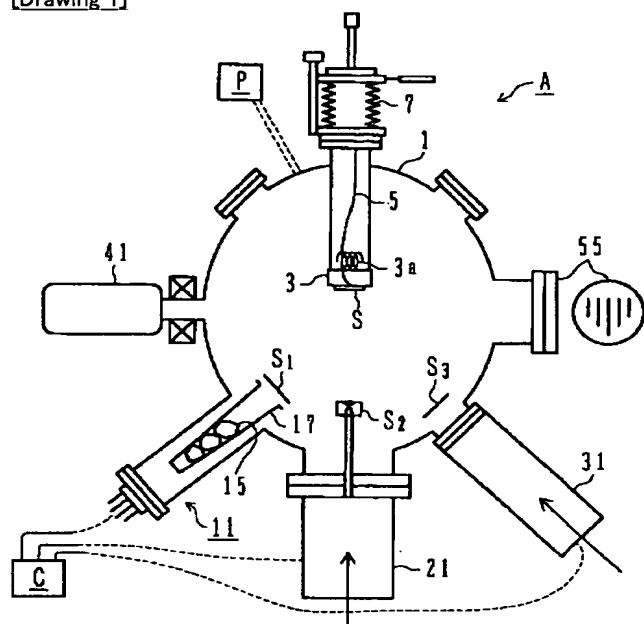
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

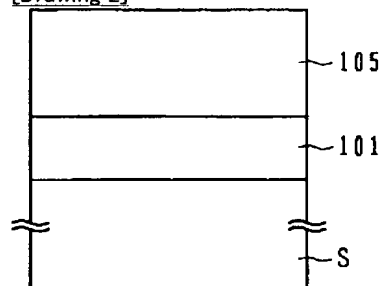
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

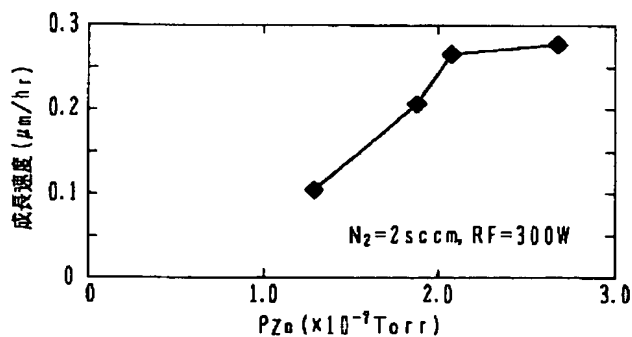
[Drawing 1]



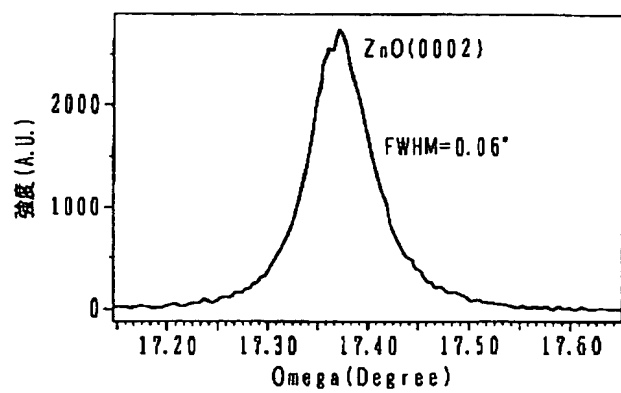
[Drawing 2]



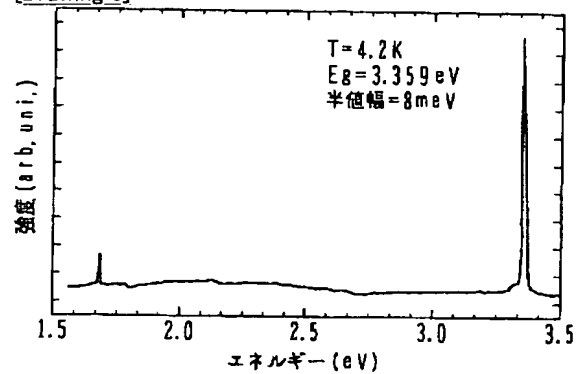
[Drawing 4]



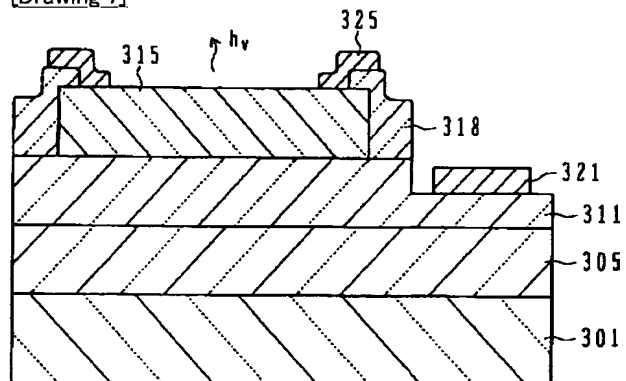
[Drawing 5]



[Drawing 6]



[Drawing 7]



(a)

Znリッチ表面



(b)

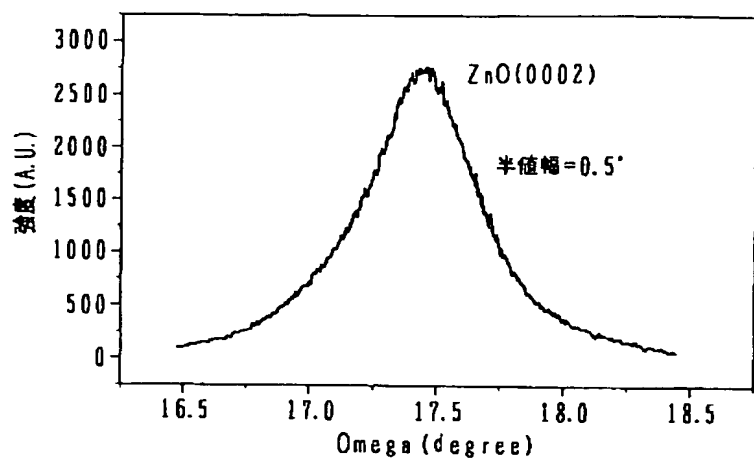
酸素リッチ表面



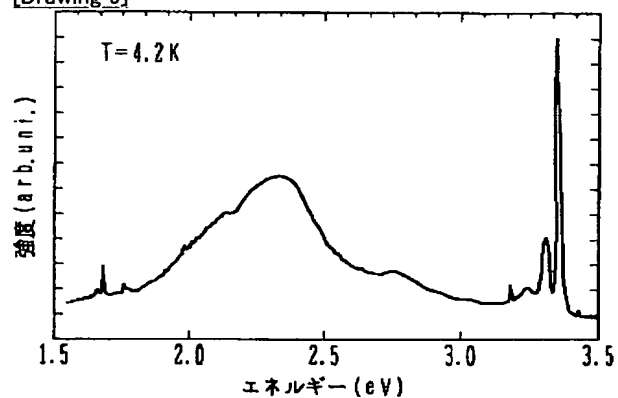
[Drawing 3]

[Drawing 8]

BEST AVAILABLE COPY



[Drawing 9]



[Translation done.]